

JPEG XS エンコーダ／デコーダ (FPGA)

TMCは数学的手法を駆使した独自のコンピュータアルゴリズム
[DMNA]を用いて高品位なソリューションを提供します

1 概要

JPEG XS Encoder/Decoder はISO/IEC-21122-1 (JPEG XS)に準拠した、非常にコンパクトかつ高速なビジュアルロスレス圧縮/伸張用ハードウェアRTLコアでFPGA用に最適化しています。

2 特長

～次世代の大画面&超低遅延向けメザニン圧縮！～

- ◆4K/60pをKintex UltraScale+ もしくは Arria10 クラスのFPGAで処理可能
- ◆目的別に2種のIPを用意
 - ・処理性能重視型／回路規模重視型
- ◆外部メモリは一切不要
- ◆煩わしいタイミング設計/メモリ帯域設計が不要
- ◆シンプルなインターフェースで組み込み易く設計期間を短縮

JPEG XS
DMNA

3 仕様

- ◆圧縮方式 : JPEG XS (ISO/IEC21122-1)
- ◆プロファイル : Light422.10 ~ High444.12
- ◆圧縮/伸張能力 : 12 sample/clock(処理性能重視型) もしくは 8 sample/clock(回路規模重視型)
- ◆画像サイズ : 最小 32 × 4 pixel ~ 最大 4096 × 2160 pixel (最大サイズはご要望に応じて可変)
- ◆フレームレート : 60 fps
- ◆画像フォーマット: RGB / YCbCr4:4:4, 4:2:2, 4:0:0(Monochrome) ビット深度 : 8/10/12 bit
- ◆画像データインタフェース : AXI4-Stream プロトコル 96 or 144 bit/clock
- ◆圧縮データインタフェース : AXI4-Stream プロトコル 128 bit/clock
(ライン単位、スライス単位のEndフラグ等、システム要件に応じて対応可能)
- ◆CPUインタフェース: AHB Slave
- ◆提供形態 : EncoderコアIP/DecoderコアIP

4 他社比較

タイプ	最大サイズ	フレームレート	フォーマット	ビット深度	動作周波数	他社製動作周波数
処理性能重視型	4096x2160	60 fps	RGB, YCbCr4:4:4/4:2:2/4:0:0	8/10/12	150 MHz	240 MHz
回路規模重視型	4096x2160	60 fps	YCbCr4:2:2/4:0:0	8/10/12	150 MHz	150 MHz

製品の仕様は予告なく変更することがあります。詳しくは弊社までお問い合わせください。

問い合わせ先

〒141-0031 東京都品川区西五反田2丁目12番19号 五反田NNビル7階

株式会社 テクノ マセマティカル

電話:03-3492-3633 FAX:03-3492-3631

email:info-sales@tmath.co.jp URL:https://www.tmath.co.jp