

# 超低遅延対応 H.264 イントラフレーム エンコーダ・デコーダ for FPGA

TMCは数学的手法を駆使した独自のコンピュータアルゴリズム [ DMNA ] を  
用いて高品位なソリューションを提供します

## 1 概要

超低遅延対応 H.264 イントラフレームは、H.264(ISO/IEC 14496-10)に準拠したイントラフレームだけでエンコード・デコードを実行するIPコアです。高画質を維持したまま低遅延を実現しています。また、FPGAへの実装のためロジックゲートと内蔵メモリを削減しております。

## 2 特長

- ◆超低遅延対応
  - ・エンコーダの入力からデコーダの出力まで10ms以下を実現(ただし伝送遅延は除きます)
- ◆コンパクトで高画質
  - ・イントラフレームだけでも高画質を実現
  - ・H.264コンパクト版(H264CVF)よりゲート数を30%削減
  - ・内蔵メモリ容量を最小化
  - ・外部メモリが不要
- ◆オプションにより、お客様のご要求に柔軟に対応します
  - ・ハイプロファイルの8x8画素ブロック単位符号化/量子化マトリクス機能
  - ・マルチチャンネル

**H.264 Full HD**  
DMNA

## 3 仕様

- ◆ISO/IEC 14496-10/ITU-T Rec.H.264BaseLineプロファイルLevel1~4.2の全Intra予測モードに対応
  - ◆パフォーマンス : 1080p/60fps
  - ◆映像入力ポート(エンコーダ用) : 入力形式は、8bit Y/Cb/Cr 4:2:2 点順次フォーマット  
: コア内部に4:2:2→4:2:0変換機能を内蔵  
: エンコードされるビデオ形式は、8bit Y/Cb/Cr 4:2:0
  - ◆映像出力ポート(デコーダ用) : 出力形式は、8bit Y/Cb/Cr 4:2:0 ブロックフォーマット  
: ブロック→点順次フォーマット変換機能(オプション)  
: 4:2:0→4:2:2変換機能(オプション)
  - ◆超低遅延 : 最大遅延量 10ms
  - ◆ビットレート制御方式 : VBR/CBR
- ※ 用途に応じて以下のIPを取り揃えております。
- ・エンコーダ/デコーダIP
  - ・エンコーダIP
  - ・デコーダIP

製品の仕様は予告なく変更することがあります。詳しくは弊社までお問い合わせください。

問い合わせ先

〒141 - 0031 東京都品川区西五反田2丁目12番19号 五反田NNビル7階

株式会社 テクノ マセマティカル

電話:03 - 3492 - 3633 FAX:03 - 3492 - 3631

email: info-sales@tmath.co.jp URL: http://www.tmath.co.jp