

TM5184ALT

H.264/AVC 1080 60pコーデックLSI

TMCは数学的手法を駆使した独自のコンピュータアルゴリズム
 [DMNA]を用いて高品位なソリューションを提供します

本LSIは、フルHDサイズ(1920 x 1080)を最大60fpsでエンコード・デコード処理可能なH.264/AVCコーデックLSIです。DDR2 SDRAMコントローラを内蔵しており、システムに合わせて最適なデータ幅を選択する事が可能です。監視カメラ、TV会議、動画配信システムなどに最適な機能を内蔵しています。

1 特長

- 1920x1080/60fpsのエンコード/デコード処理能力
- 低ビットレート(2Mbps@フルHD~)、高画質、低遅延、低消費電力を実現
- 最大16チャンネルのマルチチャンネル・エンコード/デコード処理に対応
- メモリコントローラを内蔵しSDRAM DDR2-533対応、バス幅は16/32/64bitに切替え可能
- 外部SDRAM不要なエンコードモード(I-Picture Only Mode)を搭載
- JPEGエンコーダを内蔵、同一画像をH.264/AVCと同時にエンコード可能

2 主な仕様

<H.264/AVC エンコーダ/デコーダ部>

- ストリーム規格: ISO/IEC 14496-10/ITU Rec.H264/AVC
- サポートレベル: Baseline Profile Level 1.1~4.2(Encoder)/1.0 ~ 4.2(Decoder)
- イメージフォーマット: YCbCr420 8bit Macro Block Format
- イメージサイズ: プログレッシブ 320x240(Encoder)/80x96(Decoder)~1920x1080
- フレームレート: ~60fps
- ビットレートコントロール: VBR、CBR
- マルチチャンネルエンコード/デコード: 最大16チャンネル
- 低遅延対応: <100msec

<JPEGエンコーダ部>

- ストリーム規格: ISO/IEC 10918-1 Baseline Encoder
- イメージフォーマット: YCbCr420 8bit Macro Block Format

<外部インターフェース>

- ホストインターフェース: 同期式汎用メモリバスタイプ (Address: 16bit, Data: 16bit)
- ビデオポート: Req-Ack式32bit入出力Data Bus
- ビットストリームポート: Req-Ack式32bit 入出力Data Bus
- SDRAMインターフェース: DDR2-533メモリコントローラ内蔵、16bit/32bit/64bitバス幅
- JPEGインターフェース: 8/16bit Data出力(最後に圧縮データサイズ付加)

<クロック入力>

- 66.66MHz (DDR2コントローラ用)
- 27MHz (内部クロック用)
- ~ 40MHz (ホストインターフェース用)

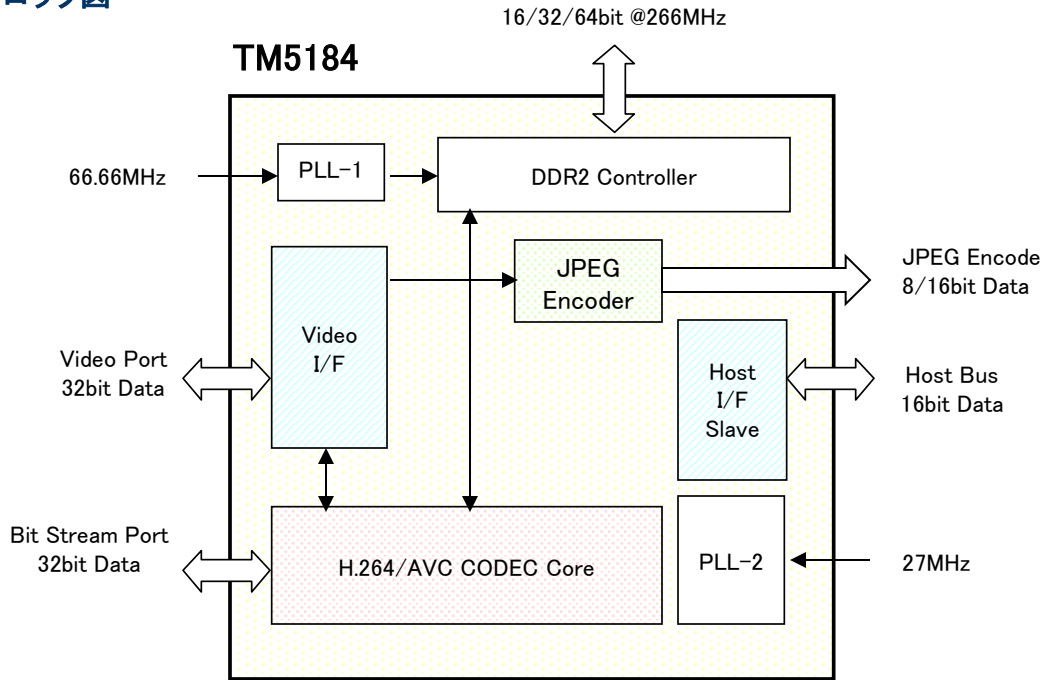
詳細は右記までお問い合わせください。

予告無く、仕様等を変更することがあります。

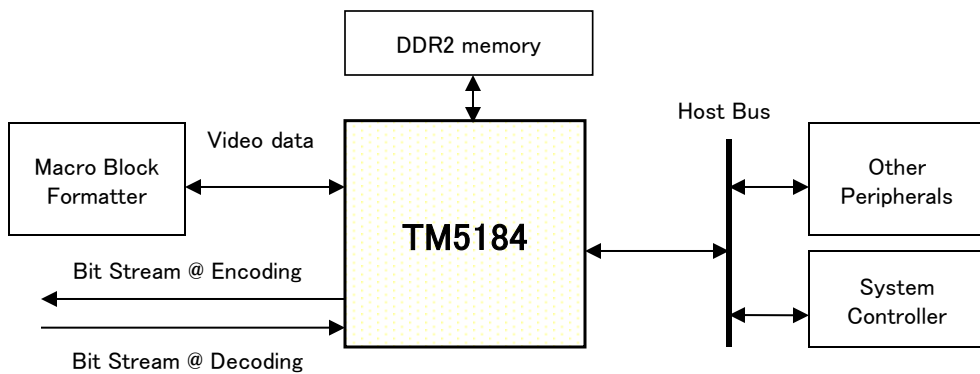
〒141 - 0031 東京都品川区西五反田2丁目12番19号 五反田NNビル7階
 TEL:03 - 3492 - 3633 FAX:03 - 3492 - 3631 email:info-sales@tmath.co.jp
 URL:https://www.tmath.co.jp

株式会社 テクノ マセマティカル

3 ブロック図



4 システム構成例



5 パッケージ資料

- ドキュメント
 - ・ データシート（ハードウェア仕様、ソフトウェアフロー仕様）
 - ・ デザインガイドライン
 - ・ システムガイドライン
- 参照用データ
 - ・ ボード回路図
 - ・ ガーバーデータ
 - ・ IBISデータ

〒141 - 0031 東京都品川区西五反田2丁目12番19号 五反田NNビル7階
 TEL:03 - 3492 - 3633 FAX:03 - 3492 - 3631 email:info-sales@tmath.co.jp
 URL:https://www.tmath.co.jp

詳細は右記までお問い合わせください。
 予告無く、仕様等を変更することがあります。

株式会社 テクノ マセマティカル